

日本国特許庁  
JAPAN PATENT OFFICE

Handwritten: #2 4/5/01  
400  
Jc872 U.S. PTO  
09/986109  
11/07/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2000年11月 9日

出願番号

Application Number:

特願2000-342163

出願人

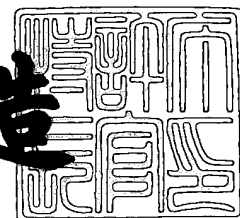
Applicant(s):

日本電気株式会社

2001年 8月17日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



出証番号 出証特2001-3074375

【書類名】 特許願

【整理番号】 74610511

【提出日】 平成12年11月 9日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 01/1339

【発明者】

    【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

    【氏名】 松本 公一

【発明者】

    【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

    【氏名】 渡辺 誠

【特許出願人】

    【識別番号】 000004237

    【氏名又は名称】 日本電気株式会社

【代理人】

    【識別番号】 100099830

    【弁理士】

    【氏名又は名称】 西村 征生

    【電話番号】 048-825-8201

【手数料の表示】

    【予納台帳番号】 038106

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

    【包括委任状番号】 9407736

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置及びその製造方法並びに C F 基板

【特許請求の範囲】

【請求項 1】 C F 基板と T F T 基板とが柱状スペーサを挟んで対向配置され前記柱状スペーサの柱密度が 1 より小さい液晶表示装置であって、

前記柱状スペーサを、隣接して配置されそれぞれ極性が反対の信号が追加される 2 つの単位画素に配置したことを特徴とする液晶表示装置。

【請求項 2】 ゲートライン反転駆動方式又はドット反転駆動方式により駆動されることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】 単位画素をマトリクス状に配置するように色層が形成された C F 基板と、前記色層と対向する面に T F T が形成された T F T 基板との間のセルギャップに液晶が封入され、前記セルギャップを確保する柱状スペーサが前記 C F 基板と前記 T F T 基板との間に配置されてなる液晶表示装置であって、

前記単位画素の面積に対する前記柱状スペーサの断面積が占める割合である柱面積比が 0. 0 5 ~ 0. 1 5 % に設定された上で、前記マトリクス状に配置された単位画素の行方向あるいは列方向に沿った任意の位置における隣接するもの同士の上に 1 対の柱状スペーサが配置されることを特徴とする液晶表示装置。

【請求項 4】 前記柱状スペーサが列方向に沿って配置される場合は前記単位画素がドット反転駆動方式により駆動される一方、前記柱状スペーサが行方向に沿って配置される場合は前記単位画素がゲートライン反転駆動方式により駆動されることを特徴とする請求項 3 記載の液晶表示装置。

【請求項 5】 R、G、B の 3 種類の単位画素から構成される 1 組の画素をマトリクス状に配置するように色層が形成された C F 基板と、前記色層と対向する面に T F T が形成された T F T 基板との間のセルギャップに液晶が封入され、前記セルギャップを確保する柱状スペーサが前記 C F 基板と前記 T F T 基板との間に配置されてなる液晶表示装置であって、

前記単位画素の面積に対する前記柱状スペーサの断面積が占める割合である柱面積比が 0. 0 5 ~ 0. 1 5 % に設定された上で、任意の 1 組の画素におけるいずれかの該当単位画素及び前記 1 組の画素に列方向に沿って隣接する他の組の画

素における前記該当単位画素と同一の単位画素にそれぞれ柱状スペーサが配置されることを特徴とする液晶表示装置。

【請求項 6】 前記単位画素がドット反転駆動方式により駆動されることを特徴とする請求項 5 記載の液晶表示装置。

【請求項 7】 R、G、B の 3 種類の単位画素から構成される 1 組の画素をマトリクス状に配置するように色層が形成された CF 基板と、前記色層と対向する面に TFT が形成された TFT 基板との間のセルギャップに液晶が封入され、前記セルギャップを確保する柱状スペーサが前記 CF 基板と前記 TFT 基板との間に配置されてなる液晶表示装置であって、

前記単位画素の面積に対する前記柱状スペーサの断面積が占める割合である柱面積比が 0.05～0.15% に設定された上で、任意の 1 組の画素におけるいずれかの該当単位画素及び該該当単位画素に行方向に沿って隣接する他の単位画素にそれぞれ柱状スペーサが配置されることを特徴とする液晶表示装置。

【請求項 8】 前記単位画素がゲートライン反転駆動方式により駆動されることを特徴とする請求項 7 記載の液晶表示装置。

【請求項 9】 前記柱状スペーサが前記 TFT 基板の TFT のゲート電極上に配置されることを特徴とする請求項 1 乃至 8 のいずれか 1 に記載の液晶表示装置。

【請求項 10】 前記 TFT 基板上に画素電極と共通電極とが、相互に絶縁されるように形成されることを特徴とする請求項 1 乃至 9 のいずれか 1 に記載の液晶表示装置。

【請求項 11】 前記 R、G、B の 3 種類の単位画素から構成される 1 組の画素のいずれかの単位画素に 1 つの柱状スペーサを配置した構成を柱密度 1 / 1 とした場合、複数組の画素を隣接させた場合でも、前記柱面積比を満足する範囲内で、前記柱状スペーサの配置する数を間引いて前記柱密度を低めるように前記柱状スペーサが配置されることを特徴とする請求項 5 乃至 10 のいずれか 1 に記載の液晶表示装置。

【請求項 12】 前記柱密度が 1 / 2 となるように前記柱状スペーサが複数組の画素に配置されることを特徴とする請求項 11 記載の液晶表示装置。

【請求項 1 3】 単位画素をマトリクス状に配置するように色層が形成された C F 基板と、前記色層と対向する面に T F T が形成された T F T 基板との間のセルギャップに液晶が封入され、前記セルギャップを確保する柱状スペーサが前記 C F 基板と前記 T F T 基板との間に配置されてなる液晶表示装置の製造方法であって、

第 1 の透明絶縁基板の表面に少なくとも T F T を組み込んで T F T 基板を形成する T F T 基板形成工程と、

第 2 の透明絶縁基板の前記 T F T と対向する表面に少なくとも色層を形成した後、該色層上に柱状スペーサを組み込んで C F 基板を形成する C F 基板形成工程と、

前記 T F T 基板と前記 C F 基板との間の前記柱状スペーサにより確保されたセルギャップに液晶を封入する液晶封入工程とを含むことを特徴とする液晶表示装置の製造方法。

【請求項 1 4】 前記 C F 基板形成工程が、前記色層を覆うように感光性樹脂を塗布した後、該感光性樹脂をパターンニングして柱状スペーサを形成することを特徴とする請求項 1 3 記載の液晶表示装置の製造方法。

【請求項 1 5】 T F T が形成された T F T 基板と対向して該 T F T 基板との間のセルギャップに液晶を封入する C F 基板であって、

透明基板上に単位画素をマトリクス状に配置するように色層が形成され、該色層上に柱状スペーサが形成されることを特徴とする C F 基板。

【請求項 1 6】 前記柱状スペーサが感光性樹脂から成ることを特徴とする請求項 1 5 記載の C F 基板。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

この発明は、液晶表示装置及びその製造方法並びに C F 基板に係り、詳しくは、色層が形成された C F (Color Filter : カラーフィルタ) 基板と、T F T (Thin Film Transistor : 薄膜トランジスタ) が形成された T F T 基板との間にセルギャップを確保する柱状スペーサが配置されてなる液晶表示装置及びその製造方

法並びにＣＦ基板に関する。

#### 【０００２】

##### 【従来の技術】

各種の情報機器等のディスプレイ装置として液晶表示装置が広く用いられている。液晶表示装置は、Ｒ（Red：赤）、Ｇ（Green：緑）、Ｂ（Blue：青）の３種類の単位画素から構成される１組の画素をマトリクス状に配置するように色層が形成されたＣＦ基板と、色層と対向する面にスイッチング素子として動作するＴＦＴが形成されたＴＦＴ基板との間のセルギャップに液晶が封入されて構成されている。このような液晶表示装置は、表示方式の違いにより、ＴＮ（Twisted Nematic）形とＩＰＳ（In-Plane Switching）形とに大別される。

#### 【０００３】

図１７は、ＴＮ形の液晶表示装置の構成を概略的に示す断面図である。同ＴＮ形の液晶表示装置は、図１７に示すように、ＴＦＴ基板５１とＣＦ基板６１との間のセルギャップ７０に液晶（液晶分子）７１が封入され、ＴＦＴ基板５１は、ガラス等から成る第１の透明基板５２と、第１の透明基板５２の裏面に形成された第１の偏光板５３と、第１の透明基板５２の表面に形成された画素電極５４と、画素電極５４を覆うように形成された層間絶縁膜５５と、層間絶縁膜５５上に形成されたドレイン配線５６と、ドレイン配線５６を覆うように形成されたパッシベーション膜５７と、パッシベーション膜５７上に形成された第１の配向膜５８とを有している。

#### 【０００４】

ＣＦ基板６１は、ガラス等から成る第２の透明基板６２と、第２の透明基板６２の裏面に形成された第２の偏光板６３と、第２の透明基板６２の表面に形成された共通電極６４及びＢＭ（Black Matrix：ブラックマトリックス）層６５と、共通電極６４及びＢＭ層６５を覆う色層６６と、ＢＭ層６５及び色層６６を覆うＯＣ（Over Coat：オーバーコート）層６７と、ＯＣ層６７上に形成された第２の配向膜６８とを有している。

#### 【０００５】

上述のＴＮ形の液晶表示装置においては、ＴＦＴ基板５１の画素電極５４とＣ

F基板61の共通電極64との間に駆動電圧を印加することにより、両基板51、61に対して矢印72で示すような縦方向電界を発生させて動作させる。

#### 【0006】

図18は、IPS形の液晶表示装置の構成を概略的に示す断面図である。同IPS形の液晶表示装置の構成が上述のTN形のそれと異なるところは、図18に示すように、一方側の基板であるTFT基板51の第1の透明基板52上に画素電極54と共通電極64とが、層間絶縁膜55を介して相互に絶縁されるように形成されている点である。

このようなIPS形の液晶表示装置においては、TFT基板51の画素電極54と共通電極64との間に駆動電圧を印加することにより、TFT基板51に対して矢印73で示すような横方向電界を発生させて動作させる。これにより、IPS形では、基板表面に沿って液晶分子の配列方向が発生するので、この原理に基づいてTN形に比較して広い視野角が得られるという利点を有している。したがって、IPS形の液晶表示装置（以下、単に液晶表示装置と称する）が好んで採用されつつある。

#### 【0007】

ところで、液晶表示装置では、CF基板61とTFT基板51との間に液晶を封入するセルギャップ70を確保するために、両基板61、51間に絶縁性材料から成る柱状スペーサを配置することが行われている。ここで、液晶パネルは、両基板61、51間に液晶71が封入された構造になっているが、周囲環境の温度変化に対して膨張、収縮するために、柱状スペーサを常温で若干潰れた状態で液晶パネルが形成されるように配置する必要がある。また、柱状スペーサを両基板61、51の対向する面内にわたってセルギャップが均一に形成されるように配置する必要がある。このような2つの要求はトレードオフの関係にあるが、いずれの要求も満足させるためには、前提条件として、次のように定義される柱面積比CAをある範囲内に設定しなければならない。

$$\text{柱面積比} CA = (Px) \cdot (Py) / (Lx) \cdot (Ly)$$

但し、Px：柱状スペーサの横寸法

Py：柱状スペーサの縦寸法

$L_x$ : R、G、Bの各単位画素の横寸法

$L_y$ : R、G、Bの各単位画素の縦寸法

すなわち、柱面積比CAは、各単位画素の面積に対する柱状スペーサの断面積が占める割合で定義される。

#### 【0008】

以上のような観点で、この発明の出願人は先に、上記柱面積比CAが0.05～0.15%の範囲に含まれるように柱状スペーサを配置すると、上記2つの要求を略満足させることができることを発明した（特願平11-293794号）。したがって、柱状スペーサを配置する場合は、前提条件として、柱面積比CAが上述のような最適範囲に含まれるように配置することが必要となる。

#### 【0009】

一方、液晶パネルの有効面積が減少しないようにするには、柱状スペーサの数が少なく、かつそのサイズ、すなわち横寸法Px及び縦寸法Pyが小さいことが望ましい。

ここで、柱状スペーサのサイズは、フォトリソグラフィ技術の加工精度により決定されることになるが、あまり小さく形成すると強度的に安定しなくなるため、横寸法Px及び縦寸法Pyはともに略8 $\mu$ m以上に設定される。また、柱状スペーサは、TFT基板上では均一に広くて平坦な位置であるTFTのゲート電極（ゲートバスライン）上等に配置されるが、横寸法Px及び縦寸法Pyはゲート電極の幅寸法P（G）（略13 $\mu$ m）よりも小さく設定しなければならない。さらに、CF基板とTFT基板との重ね合わせずれn（略3 $\mu$ m以上）も考慮して、柱状スペーサの横寸法Px及び縦寸法Pyを決定しなければならない。

#### 【0010】

また、柱状スペーサを配置する場合、柱密度も考慮する必要がある。ここで、この柱密度を、図13（a）に示すように、R、G、Bの3種類の単位画素から構成される1組の画素75のいずれかの単位画素（例えばG）に1つの柱状スペーサ76を配置した構成を柱密度1／1と定義する。そして、図13（b）に示すように、柱状スペーサ76の数は1つのままで、画素75を2組に増やした構成を柱密度1／2とし、さらに図13（c）に示すように、柱状スペーサ76の



数は1つのままで、画素75を3組に増やした構成を柱密度1/3とするものである。

すなわち、図13(a)の柱密度1/1の構成を基準に考えると、図13(b)の柱密度1/2の構成では柱状スペーサ76の配置する数を1/2に間引いており、また、図13(c)の柱密度1/3の構成では柱状スペーサ76の配置する数を1/3に間引いていることになる。

#### 【0011】

図13(a)～(c)における、R、G、Bの各単位画素の横寸法 $L_x$ 及び縦寸法 $L_y$ 、柱状スペーサ76の横寸法 $P_x$ 及び縦寸法 $P_y$ の具体的値をそれぞれ図示のように設定したとすると、それぞれの柱面積比 $CA$ を上記式に基づいて求めると次のようになる。

①柱密度1/1の構成⇒柱面積比 $CA \div 0.19\%$

②柱密度1/2の構成⇒柱面積比 $CA \div 0.095\%$

③柱密度1/3の構成⇒柱面積比 $CA \div 0.063\%$

したがって、上記した前提条件の柱面積比 $CA$ と比較すると、その最適範囲(0.05～0.15%)には②、③が含まれることになる。しかしながら、実際には最適範囲の中心値に近いものがふさわしいので、枠77で囲んだ②柱密度1/2の構成となるように柱状スペーサを配置することが望ましくなる。

#### 【0012】

図14(a)～(c)は、各単位画素の横寸法 $L_x$ 及び縦寸法 $L_y$ はそのままで、柱状スペーサ76の横寸法 $P_x$ 及び縦寸法 $P_y$ の具体的値を変更した場合の他の構成例について示している。それぞれの柱面積比 $CA$ は次のようになる。

①柱密度1/1の構成⇒柱面積比 $CA \div 0.285\%$

②柱密度1/2の構成⇒柱面積比 $CA \div 0.142\%$

③柱密度1/3の構成⇒柱面積比 $CA \div 0.094\%$

したがって、この例では、②、③が上記前提条件の柱面積比 $CA$ の範囲に含まれることになる。しかしながら、上記と同じ理由で、枠77で囲んだ③柱密度1/3の構成となるように柱状スペーサを配置することが望ましくなる。

#### 【0013】

上述したように、柱状スペーサ 7 6 の横寸法  $P_x$  及び縦寸法  $P_y$  の具体的値を変更することにより、前提条件を満足する柱密度の値は変化してくる。あるいは、各単位画素の横寸法  $L_x$  及び縦寸法  $L_y$  を変更した場合も同様である。但し、柱状スペーサ 7 6 の横寸法  $P_x$  及び縦寸法  $P_y$  の値を変更する場合は、上述したような制約の範囲内で変更する必要がある。

#### 【 0 0 1 4 】

図 1 5 は、上述したような前提条件の柱面積比  $CA$  に設定した上で、柱密度が  $1/2$  となるように柱状スペーサ 7 6 を配置した従来の液晶表示装置の構成を概略的に示す平面図である。同液晶表示装置は、図 1 5 に示すように、破線で示した 4 組の画素 7 5 (行方向  $X$  に沿って 2 組、列方向  $Y$  に沿って 2 組) に 2 つの柱状スペーサ 7 6 を配置していて、2 組の画素当たり 1 つの柱状スペーサ 7 6 が配置されている構成になっている。ここで、柱状スペーサ 7 6 は単一の単位画素である例えば  $G$  に配置されて、1 組の画素置きに千鳥足状に配置されている。

このように、上記前提条件の柱面積比  $CA$  に設定した上で、柱密度  $1/2$  に柱状スペーサを配置することにより、柱状スペーサの弾性組成変形が釣り合い良くなるので、周囲環境の温度変化に対して柱状スペーサがセル厚変化に適應するようになる。

#### 【 0 0 1 5 】

##### 【発明が解決しようとする課題】

しかしながら、従来の液晶表示装置では、柱状スペーサが 1 組の画素置きに単一の同じ単位画素に配置されているため、液晶が駆動されたときに全ての柱状スペーサに同じ極性の信号電荷が帯電されてしまうので、この同極性の信号電荷の影響で横電界が乱される、という問題がある。

以下、図 1 6 を参照して、従来の問題について説明する。図 1 6 は、従来の液晶表示装置の駆動方法を説明する図である。液晶表示装置を構成する液晶は同極性 (+、あるいは-) の電位を印加し続けると壊れる性質があるので、これを避けるために同一画素には必ず交互に逆極性の電位を印加するドット反転駆動方式により駆動される。それゆえ、図 1 6 に示すように、行方向  $X$  に沿って 1 画素毎に +、- の信号電荷が書き込まれ、列方向  $Y$  に沿って隣接している各画素には反

対の極性の信号電荷が書き込まれる。ここで、＋、－の電位を隣接する画素毎に交互に印加しているのは、表示のチラツキ（フリッカー）を防止するための配慮である。

#### 【 0 0 1 6 】

ここで、図 1 5 に示した従来の液晶表示装置ように、柱状スペーサ 7 6 が 1 組の画素 7 5 置きに単一の同じ画素 G に配置されていると、柱状スペーサ 7 6 が配置されている列方向 Y には常に 1 画素毎に同じ極性の信号電荷が書き込まれるので、この信号電荷により柱状スペーサ 7 6 が帯電されるようになる。そして、画素 G に配置されている柱状スペーサ 7 6 は常に＋、あるいは－の同極性に帯電される。したがって、同極性の信号電荷の影響で横電界が乱されるようになる。符号 7 8 は、横電界が乱される範囲を示し、柱状スペーサ 7 6 が配置された列方向の全体に及んでいる。一方、柱状スペーサが配置されていない画素には、帯電する柱状スペーサがないので、横電界が乱れることはなくなる。

#### 【 0 0 1 7 】

特に、IPS 形の液晶表示装置では、残象抑制の点から液晶の比抵抗を低下させる手法がとられているため、柱状スペーサの帯電により、液晶パネル内の電荷が集合して、局所的な液晶比抵抗が変化する。したがって、ドット反転駆動方式により駆動する場合、柱状スペーサが片極性においてのみ帯電するように配置されていると、片極性の画素電位だけが柱状スペーサに電気力線が入り込むので、柱状スペーサの近傍の液晶の比抵抗が変化するようになって、反転駆動をしていてもちらつき等の表示不良が発生するようになる。

#### 【 0 0 1 8 】

この発明は、上述の事情に鑑みてなされたもので、柱状スペーサに信号電荷が帯電しても信号電荷の影響を打ち消して、横電界の乱れを防止することができるようにした液晶表示装置及びその製造方法並びに CF 基板を提供することを目的としている。

#### 【 0 0 1 9 】

#### 【課題を解決するための手段】

上記課題を解決するために、請求項 1 記載の発明は、CF 基板と TFT 基板と

が柱状スペーサを挟んで対向配置され前記柱状スペーサの柱密度が1より小さい液晶表示装置に係り、上記柱状スペーサを、隣接して配置されそれぞれ極性が反対の信号が追加される2つの単位画素に配置したことを特徴としている。

## 【0020】

また、請求項2記載の発明は、請求項1記載の液晶表示装置に係り、ゲートライン反転駆動方式又はドット反転駆動方式により駆動されることを特徴としている。

## 【0021】

また、請求項3記載の発明は、単位画素をマトリクス状に配置するように色層が形成されたCF基板と、上記色層と対向する面にTFTが形成されたTFT基板との間のセルギャップに液晶が封入され、上記セルギャップを確保する柱状スペーサが上記CF基板と上記TFT基板との間に配置されてなる液晶表示装置に係り、上記単位画素の面積に対する上記柱状スペーサの断面積が占める割合である柱面積比が0.05～0.15%に設定された上で、上記マトリクス状に配置された単位画素の行方向あるいは列方向に沿った任意の位置における隣接するもの同士に1対の柱状スペーサが配置されることを特徴としている。

## 【0022】

また、請求項4記載の発明は、請求項3記載の液晶表示装置に係り、上記柱状スペーサが列方向に沿って配置される場合は上記単位画素がドット反転駆動方式により駆動される一方、上記柱状スペーサが行方向に沿って配置される場合は上記単位画素がゲートライン反転駆動方式により駆動されることを特徴としている。

## 【0023】

また、請求項5記載の発明は、R、G、Bの3種類の単位画素から構成される1組の画素をマトリクス状に配置するように色層が形成されたCF基板と、上記色層と対向する面にTFTが形成されたTFT基板との間のセルギャップに液晶が封入され、上記セルギャップを確保する柱状スペーサが上記CF基板と上記TFT基板との間に配置されてなる液晶表示装置に係り、上記単位画素の面積に対する上記柱状スペーサの断面積が占める割合である柱面積比が0.05～0.1

5 %に設定された上で、任意の 1 組の画素におけるいずれかの該当単位画素及び上記 1 組の画素に列方向に沿って隣接する他の組の画素における上記該当単位画素と同一の単位画素にそれぞれ柱状スペーサが配置されることを特徴としている。

【 0 0 2 4 】

また、請求項 6 記載の発明は、請求項 5 記載の液晶表示装置に係り、上記単位画素がドット反転駆動方式により駆動されることを特徴としている。

【 0 0 2 5 】

また、請求項 7 記載の発明は、R、G、B の 3 種類の単位画素から構成される 1 組の画素をマトリクス状に配置するように色層が形成された C F 基板と、上記色層と対向する面に T F T が形成された T F T 基板との間のセルギャップに液晶が封入され、上記セルギャップを確保する柱状スペーサが上記 C F 基板と上記 T F T 基板との間に配置されてなる液晶表示装置に係り、上記単位画素の面積に対する上記柱状スペーサの断面積が占める割合である柱面積比が 0 . 0 5 ~ 0 . 1 5 %に設定された上で、任意の 1 組の画素におけるいずれかの該当単位画素及び該該当単位画素に行方向に沿って隣接する他の単位画素にそれぞれ柱状スペーサが配置されることを特徴としている。

【 0 0 2 6 】

また、請求項 8 記載の発明は、請求項 7 記載の液晶表示装置に係り、上記単位画素がゲートライン反転駆動方式により駆動されることを特徴としている。

【 0 0 2 7 】

また、請求項 9 記載の発明は、請求項 1 乃至 8 のいずれか 1 に記載の液晶表示装置に係り、上記柱状スペーサが上記 T F T 基板の T F T のゲート電極上に配置されることを特徴としている。

【 0 0 2 8 】

また、請求項 1 0 記載の発明は、請求項 1 乃至 9 のいずれか 1 に記載の液晶表示装置に係り、上記 T F T 基板上に画素電極と共通電極とが、相互に絶縁されるように形成されることを特徴としている。

【 0 0 2 9 】

また、請求項 1 1 記載の発明は、請求項 5 乃至 1 0 のいずれか 1 に記載の液晶表示装置に係り、上記 T F T 基板上に画素電極と共通電極とが、相互に絶縁されるように形成されていることを特徴としている。

## 【 0 0 3 0 】

また、請求項 1 2 記載の発明は、請求項 1 1 記載の液晶表示装置に係り、上記柱密度が 1 / 2 となるように上記柱状スペーサが複数組の画素に配置されることを特徴としている。

## 【 0 0 3 1 】

また、請求項 1 3 記載の発明は、単位画素をマトリクス状に配置するように色層が形成された C F 基板と、上記色層と対向する面に T F T が形成された T F T 基板との間のセルギャップに液晶が封入され、上記セルギャップを確保する柱状スペーサが上記 C F 基板と上記 T F T 基板との間に配置されてなる液晶表示装置の製造方法に係り、第 1 の透明絶縁基板の表面に少なくとも T F T を組み込んで T F T 基板を形成する T F T 基板形成工程と、第 2 の透明絶縁基板の上記 T F T と対向する表面に少なくとも色層を形成した後、該色層上に柱状スペーサを組み込んで C F 基板を形成する C F 基板形成工程と、上記 T F T 基板と上記 C F 基板との間の上記柱状スペーサにより確保されたセルギャップに液晶を封入する液晶封入工程とを含むことを特徴としている。

## 【 0 0 3 2 】

また、請求項 1 4 記載の発明は、請求項 1 3 記載の液晶表示装置の製造方法に係り、上記 C F 基板形成工程が、上記色層を覆うように感光性樹脂を塗布した後、該感光性樹脂をパターンニングして柱状スペーサを形成することを特徴としている。

## 【 0 0 3 3 】

また、請求項 1 5 記載の発明は、T F T が形成された T F T 基板と対向して該 T F T 基板との間のセルギャップに液晶を封入する C F 基板に係り、透明基板上に単位画素をマトリクス状に配置するように色層が形成され、該色層上に柱状スペーサが形成されることを特徴としている。

## 【 0 0 3 4 】

また、請求項 1 6 記載の発明は、請求項 1 5 記載の C F 基板に係り、上記柱状スペーサが感光性樹脂から成ることを特徴としている。

【 0 0 3 5 】

【発明の実施の形態】

この発明の実施の形態は、C F 基板と T F T 基板とが柱状スペーサを挟んで対向配置され上記柱状スペーサの柱密度が 1 より小さい液晶表示装置において、上記柱状スペーサを隣接して配置されそれぞれ極性が反対の信号が追加される 2 つの単位画素に配置したものである。

以下、実施例について、図面を参照して説明する。

◇第 1 実施例

図 1 は、この発明の第 1 実施例である液晶表示装置の構成を示す平面図、図 2 は図 1 の A - A 矢視断面図、図 3 は図 2 の B - B 矢視断面図、また、図 4 は同液晶表示装置の製造方法の主要部を示す工程図である。

この例の液晶表示装置は、図 1 ～図 3 に示すように、T F T 基板 1 と C F 基板 1 1 との間のセルギャップ 2 0 に液晶（液晶分子）2 1 が封入され、T F T 基板 1 は、ガラス等から成る第 1 の透明基板 2 と、第 1 の透明基板 2 の裏面に形成された第 1 の偏光板 3 と、第 1 の透明基板 2 の表面の一部分に形成されたゲート電極（ゲートバスライン）1 0 と、第 1 の透明基板 2 の表面の他部分に形成されたゲート電極 1 0 と同層から成る共通電極 1 4 と、共通電極 1 4 及びゲート電極 1 0 を覆うよう形成された層間絶縁膜 5 と、層間絶縁膜 5 上に形成された画素電極 4、ドレイン電極 6 及びデータ線 2 2 と、画素電極 4、ドレイン電極 6 及びデータ線 2 2 を覆うように形成されたパッシベーション膜 7 と、パッシベーション膜 7 上に形成された第 1 の配向膜 8 とを有している。

【 0 0 3 6 】

このように、I P S 形の液晶表示装置においては、T F T 基板 1 の第 1 の透明基板 2 上に画素電極 4 と共通電極 1 4 とが、層間絶縁膜 5 を介して相互に絶縁されるように形成されている。ドレイン電極 6、ソース電極 9、ゲート電極 1 0 及び半導体層 2 4 により、T F T 3 0 が構成されている。また、符号 2 9 は液晶 2 1 のラビング方向を示している。

## 【 0 0 3 7 】

C F 基板 1 1 は、ガラス等から成る第 2 の透明基板 1 2 と、第 2 の透明基板 1 2 の裏面に導電層 2 3 を介して形成された第 2 の偏光板 1 3 と、第 2 の透明基板 1 2 の表面に形成された B M 層 1 5 と、B M 層 1 5 を覆う色層 1 6 と、B M 層 1 5 及び色層 1 6 を覆う O C 層 1 7 と、O C 層 1 7 上に部分的に形成された柱状スペーサ 2 6 と、柱状スペーサ 2 6 を覆うように形成された第 2 の配向膜 1 8 とを有している。ここで、柱状スペーサ 2 6 は、T F T 基板 1 上では均一に広くて平坦な位置である T F T 3 0 のゲート電極（ゲートバスライン）1 0 上に配置されている。柱状スペーサ 2 6 は、C F 基板 1 1 と T F T 基板 1 との間に液晶 2 1 を封入するためのセルギャップ 2 0 を確保している。

## 【 0 0 3 8 】

次に、図 4 を参照して、同液晶表示装置の製造方法の主要部である C F 基板の製造方法について工程順に説明する。

まず、図 4（a）に示すように、ガラス等から成る第 2 の透明基板 1 2 の表面に B M 層 1 5、色層 1 6 及び O C 層 1 7 を順次に形成した後、フォトリソグラフィ技術を利用して、全面に感光性樹脂 2 8 例えばポジ型レジストを塗布する。

## 【 0 0 3 9 】

次に、図 4（b）に示すように、遮光部 3 1 A 及び透光部 3 1 B を有するフォトマスク 3 1 を用いて感光性樹脂 2 8 を覆って露光（紫外線照射）処理を施す。次に、図 4（c）に示すように、現像処理を施して感光性樹脂 2 8 のパターンニングを行う。この結果、フォトマスク 3 1 の透光部 3 1 B を通じて露光された部分が除去されることにより、C F 基板 1 上に柱状スペーサ 2 6 を形成する。この柱状スペーサ 2 6 は、この例では T F T 基板 1 のゲートバスライン上に対応する位置に形成されている。そして、C F 基板 1 1 と T F T 基板 1 との間に液晶 2 1 を封入するためのセルギャップ 2 0 を確保するように作用し、その高さは 4 ～ 7  $\mu$  m に設定される。なお、C F 基板 1 1 の裏面には、後述のように液晶 2 1 を封入した後に、導電層 2 3 を介して第 2 の偏光板 1 3 が取り付けられる。

## 【 0 0 4 0 】

次に、図 1 ～ 図 3 に示したような、別の工程で形成された T F T 3 0 を組み込



んだ T F T 基板 1 を用いて、上述のように C F 基板 1 1 と T F T 基板 1 との間に、柱状スペーサ 2 6 により確保されたセルギャップ 2 0 に液晶 2 1 を封入することにより液晶表示装置を完成させる。

上述したような製造方法によれば、C F 基板上にフォトリソグラフィ技術を利用することにより、柱状スペーサを組み込むので、柱状スペーサを簡単に形成することができる。また、柱状スペーサ付きの C F 基板が得られるので、柱状スペーサを任意の位置に容易に配置することができる。

#### 【 0 0 4 1 】

この例の液晶表示装置は、図 5 に示すように、上述したような前提条件の柱面積比 C A に設定した上で、柱密度が  $1/2$  となるように柱状スペーサ 2 6 が配置されていて、柱状スペーサ 2 6 は列方向 Y に隣接する単一の単位画素である例えば G に 1 対配置されている。そして、柱状スペーサ 2 6 は行方向 X に 2 つの単位画素置きに、千鳥足状に隣接する単一の単位画素である例えば G に 1 対配置されている。符号 2 5 は 1 組の画素を示している。

#### 【 0 0 4 2 】

次に、図 6 を参照して、この例の液晶表示装置の駆動方法について説明する。

ドット反転駆動方式により液晶を駆動すると、図 6 に示すように、行方向 X に沿って 1 画素毎に +、- の信号電荷が書き込まれ、列方向 Y に沿って隣接している各画素には反対の極性の信号電荷が書き込まれる。

この場合、1 対の柱状スペーサ 2 6 が配置されている列方向に隣接している画素には常に逆極性の信号電荷が書き込まれる。したがって、1 対の柱状スペーサ 2 6 が帯電されても互いに逆極性に帯電されるので、信号電荷による影響を打消し合うことができる。それゆえ、柱状スペーサ 2 6 が帯電されても、横電界が乱れることはなくなるので、ちらつき等の表示不良が発生することはなくなる。

#### 【 0 0 4 3 】

このように、この例の液晶表示装置の構成によれば、前提条件の柱面積比 C A に設定した上で、柱状スペーサ 2 6 は列方向 Y に隣接する単一の単位画素である例えば G に 1 対配置されるとともに、柱状スペーサ 2 6 は行方向 X に 2 つの単位画素置きに、千鳥足状に隣接する単一の単位画素である例えば G に 1 対配置され

ているので、1対の柱状スペーサ26が帯電されても互いに逆極性に帯電されるので、信号電荷による影響を打消し合うことができる。

また、この例の液晶表示装置の製造方法の構成によれば、CF基板11上にフォトリソグラフィ技術を利用することにより、柱状スペーサ26を組み込むので、柱状スペーサ26を簡単に形成することができる。

したがって、柱状スペーサに信号電荷が帯電しても信号電荷の影響を打ち消して、横電界の乱れを防止することができる。

【0044】

## ◇第2実施例

図7は、この発明の第2実施例である液晶表示装置の構成を概略的に示す平面図である。この発明の第2実施例である液晶表示装置の構成が、上述した第1実施例の構成と大きく異なるところは、1対の柱状スペーサを行方向Xに隣接する2つの単位画素に配置するようにした点である。

すなわち、この例の液晶表示装置は、図7に示すように、上述したような前提条件の柱面積比CAに設定した上で、柱密度が $1/2$ となるように柱状スペーサ26が配置されていて、柱状スペーサ26は行方向Xに隣接する2つの単位画素である例えばG、Bに1対配置されている。そして、柱状スペーサ26は行方向Xに2つの単位画素置きに、千鳥足状に隣接する2つの単位画素である例えばG、Bに1対配置されている。

【0045】

この例の液晶表示装置の駆動方法は、第1実施例における駆動方法と略同様に、ドット反転駆動方式により液晶を駆動する。それゆえ、第1実施例と略同様な内容で信号電荷が書き込まれるので、横電界の乱れは防止される。

但し、この例の液晶表示装置は、行方向Xに沿った2つの単位画素に1対の柱状スペーサ26を配置しているので、前提として、柱状スペーサ26を組み込む色層の膜厚が略等しく形成されていることが条件となる。このような構成により、1対の柱状スペーサ26を形成することにより液晶パネルを安定に保持することができる。

【0046】

このように、この例の構成によっても、第 1 実施例において述べたのと略同様の効果を得ることができる。

【0047】

#### ◇第 3 実施例

図 8 は、この発明の第 3 実施例である液晶表示装置の構成を概略的に示す平面図である。この発明の第 3 実施例である液晶表示装置の構成が、上述した第 1 実施例の構成と大きく異なるところは、液晶をゲートライン反転駆動方式により駆動するようにした点である。

すなわち、この例の液晶表示装置は、図 8 に示すように、1 対の柱状スペーサ 26 の配置は図 6 の第 1 実施例と同様な構成になっているが、液晶がゲートライン反転駆動方式により駆動されるので、各単位画素は列毎に同極性の信号電荷が書き込まれる。

【0048】

このような構成によっても、1 対の柱状スペーサ 26 が配置されている列方向 Y に隣接している単位画素には常に逆極性の信号電荷が書き込まれるので、信号電荷による影響を打消し合うことができる。

【0049】

このように、この例の構成によっても、第 1 実施例において述べたのと略同様の効果を得ることができる。

【0050】

#### ◇第 4 実施例

図 9 は、この発明の第 4 実施例である液晶表示装置の構成を概略的に示す平面図である。この発明の第 4 実施例である液晶表示装置の構成が、上述した第 1 実施例の構成と大きく異なるところは、柱密度を変更して 1 対の柱状スペーサを配置するようにした点である。

すなわち、この例の液晶表示装置は、図 9 に示すように、前提条件の柱面積比 CA に設定した上で、柱密度が  $1/3$  となるように、柱状スペーサ 26 は列方向 Y に隣接する単一の単位画素である例えば G に 1 対配置されるとともに、柱状スペーサ 26 は行方向 X に 2 つの単位画素置きに、千鳥足状に隣接する単一の単位

画素である例えばGに1対配置されている。

【0051】

このような構成によると、柱状スペーサ26の配置の数が少なくなっているが、柱面積比CAが前提条件の範囲に含まれている限り、何ら問題なく、信号電荷による影響を打消し合うことができる。

【0052】

このように、この例の構成によっても、第1実施例において述べたのと略同様の効果を得ることができる。

【0053】

◇第5実施例

図10は、この発明の第5実施例である液晶表示装置の構成を概略的に示す平面図である。この発明の第5実施例である液晶表示装置の構成が、上述した第1実施例の構成と大きく異なるところは、柱密度を変更して1対の柱状スペーサを配置するようにした点である。

すなわち、この例の液晶表示装置は、図10に示すように、前提条件の柱面積比CAに設定した上で、柱密度が $1/4$ となるように、柱状スペーサ26は列方向Yに隣接する単一の単位画素である例えばGに1対配置されるとともに、柱状スペーサ26は行方向Xに2つの単位画素置きに、千鳥足状に隣接する単一の単位画素である例えばGに1対配置されている。

【0054】

このような構成によると、第4実施例よりもさらに柱状スペーサ26の配置の数が少なくなっているが、柱面積比CAが前提条件の範囲に含まれている限り、何ら問題なく、信号電荷による影響を打消し合うことができる。

【0055】

このように、この例の構成によっても、第1実施例において述べたのと略同様の効果を得ることができる。

【0056】

図11は、この発明の液晶表示装置の一部の等価回路を示す図である。各単位画素R、G、Bを構成しているTFT30のゲート電極10にはゲート電圧端子

33が接続されるとともに、TFT30のドレイン電極6にはドレイン電圧端子34が接続される。また、共通電極14には共通電極電圧端子35が接続される。また、TFT30のソース電極9と共通電極14との間には、液晶21による容量C1、ガラスから成るTFT基板1の容量C2及び色層16による容量C3が並列に接続されている。図12は、同液晶表示装置の全体の等価回路を示す図である。

## 【0057】

以上、この発明の実施例を図面により詳述してきたが、具体的な構成はこの実施例に限られるものではなく、この発明の要旨を逸脱しない範囲の設計の変更などがあってもこの発明に含まれる。例えば、1対の柱状スペーサを配置する単位画素としてはGに配置する例で示したが、これに限らずR、B等の他の単位画素に配置するようにしても良い。また、柱状スペーサのサイズは、前提条件の最適範囲に含まれるように設定すれば、その横寸法及び縦寸法を一定の制約内で任意に変更することができる。

## 【0058】

また、実施例では、最適例として柱面積比CAに基づいて柱状スペーサを間引いて配置する例で説明したが、この発明の思想はこれに限定されるものではなく、柱状スペーサを間引いて配置する場合は、隣接する単位画素に配置すれば良いことは勿論である。

## 【0059】

## 【発明の効果】

以上説明したように、この発明の液晶表示装置の構成によれば、マトリクス状に配置された単位画素の行方向あるいは列方向に沿った任意の位置における隣接するもの同士のみならず1対の柱状スペーサが配置されているので、1対の柱状スペーサが帯電されても互いに逆極性に帯電されるので、信号電荷による影響を打消し合うことができる。

また、この発明の液晶表示装置の製造方法の構成によれば、CF基板上にフォトリソグラフィ技術を利用することにより、柱状スペーサを組み込むので、柱状スペーサを簡単に形成することができる。

また、この発明のCF基板の構成によれば、色層上に柱状スペーサが形成されているので、柱状スペーサを任意の位置に容易に配置することができる。

したがって、柱状スペーサに信号電荷が帯電しても信号電荷の影響を打ち消して、横電界の乱れを防止することができる。

【図面の簡単な説明】

【図 1】

この発明の第 1 実施例である液晶表示装置の構成を示す平面図である。

【図 2】

図 1 の A - A 矢視断面図である。

【図 3】

図 2 の B - B 矢視断面図である。

【図 4】

同液晶表示装置の製造方法の主要部を示す工程図である。

【図 5】

同液晶表示装置の構成を概略的に示す平面図である。

【図 6】

同液晶表示装置の駆動方法を示す図である。

【図 7】

この発明の第 2 実施例である液晶表示装置の構成を概略的に示す平面図である。

【図 8】

この発明の第 3 実施例である液晶表示装置の構成を概略的に示す平面図である。

【図 9】

この発明の第 4 実施例である液晶表示装置の構成を概略的に示す平面図である。

【図 1 0】

この発明の第 5 実施例である液晶表示装置の構成を概略的に示す平面図である。

【図 1 1】

この発明の液晶表示装置の一部の等価回路を示す図である。

【図 1 2】

この発明の液晶表示装置の全体の等価回路を示す図である。

【図 1 3】

従来の液晶表示装置における柱状スペーサの柱密度を説明する図である。

【図 1 4】

従来の液晶表示装置における柱状スペーサの柱密度を説明する図である。

【図 1 5】

従来の液晶表示装置の構成を概略的に示す平面図である。

【図 1 6】

従来の液晶表示装置の駆動方法を説明する図である。

【図 1 7】

従来の T N 形の液晶表示装置の構成を概略的に示す断面図である。

【図 1 8】

従来の I P S 形の液晶表示装置の構成を概略的に示す断面図である。

【符号の説明】

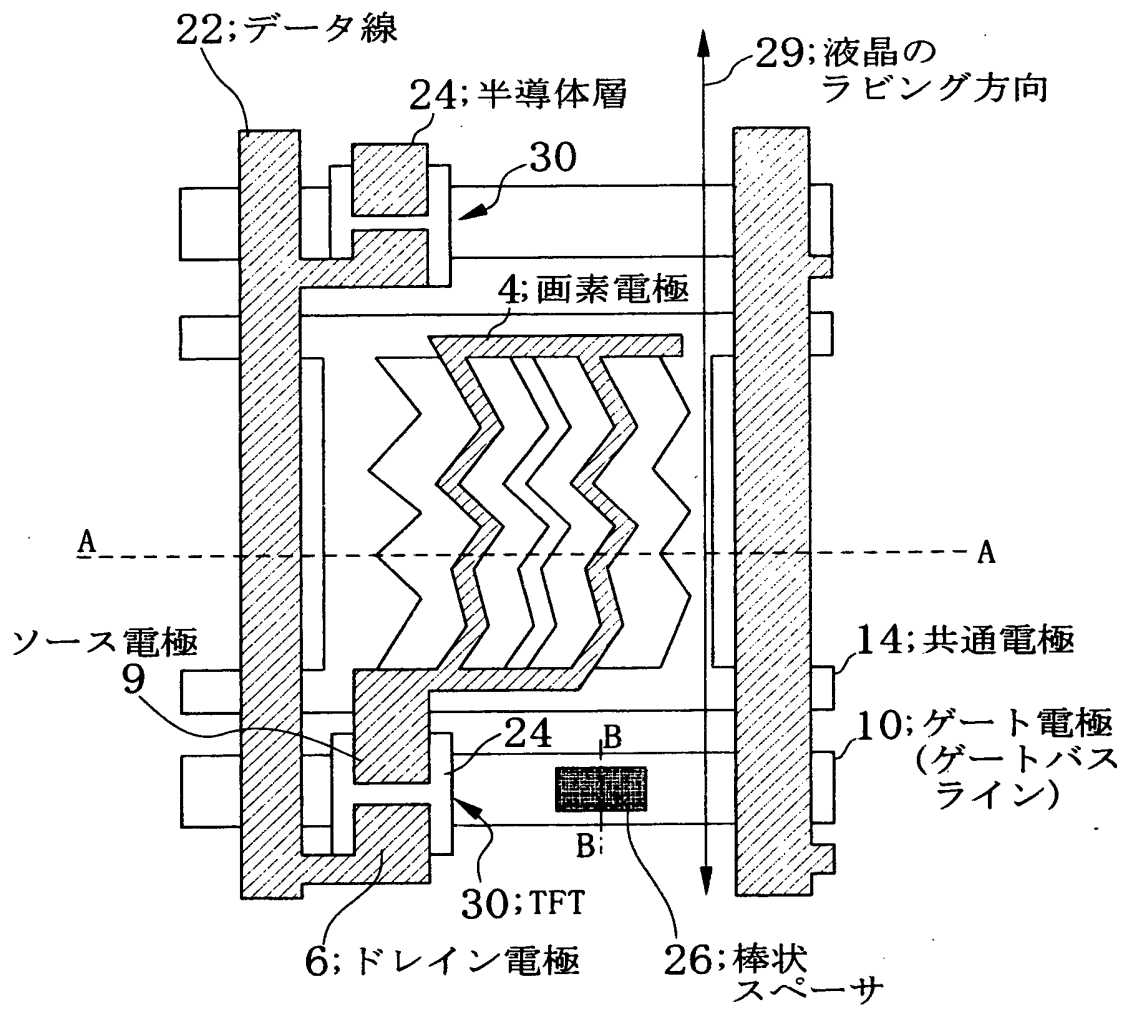
- 1        T F T 基板
- 2、1 2        透明基板
- 3、1 3        偏光板
- 4        画素電極
- 5        層間絶縁膜
- 6        ドレイン電極
- 7        パッシベーション膜
- 8、1 8        配向膜
- 9        ソース電極
- 1 0        ゲート電極
- 1 1        C F 基板
- 1 4        共通電極

- 1 5      BM (ブラックマトリックス) 層
- 1 6      色層
- 1 7      OC (オーバーコート) 層
- 2 0      セルギャップ
- 2 1      液晶 (液晶分子)
- 2 2      データ線
- 2 3      導電層
- 2 4      半導体層
- 2 5      1 組の画素
- 2 6      柱状スペーサ
- 2 8      感光性樹脂
- 2 9      液晶のラビング方向
- 3 0      TFT
- 3 1      フォトマスク
- 3 3      ゲート電圧端子
- 3 4      ドレイン電圧端子
- 3 5      共通電極電圧端子

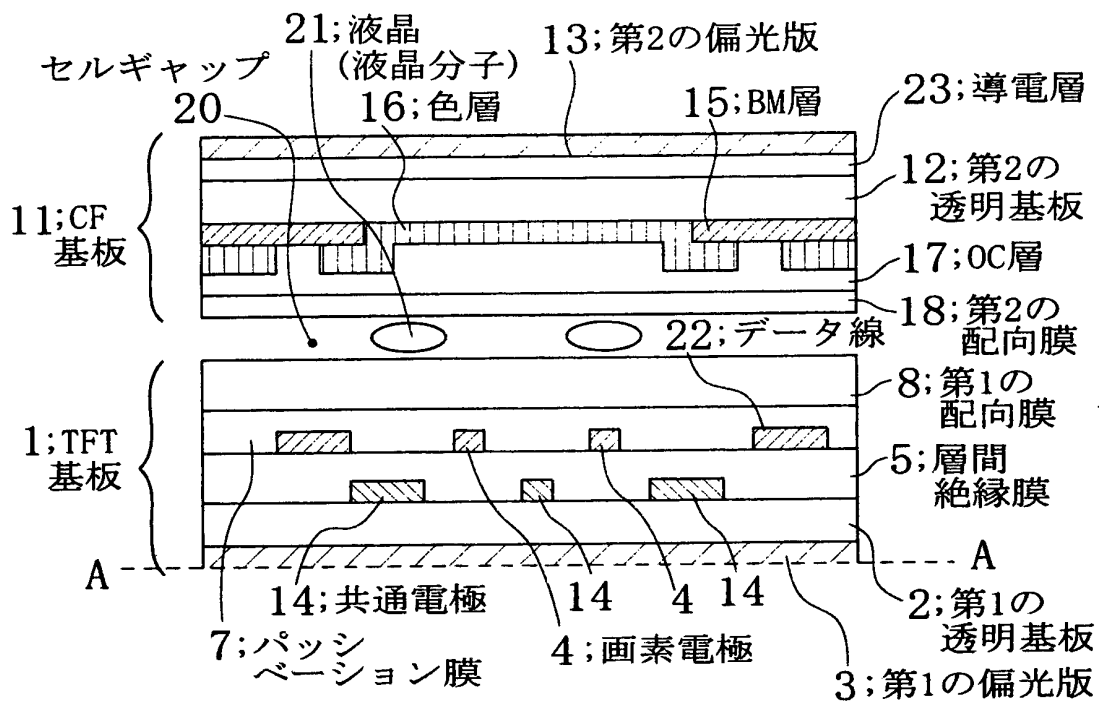


【書類名】 図面

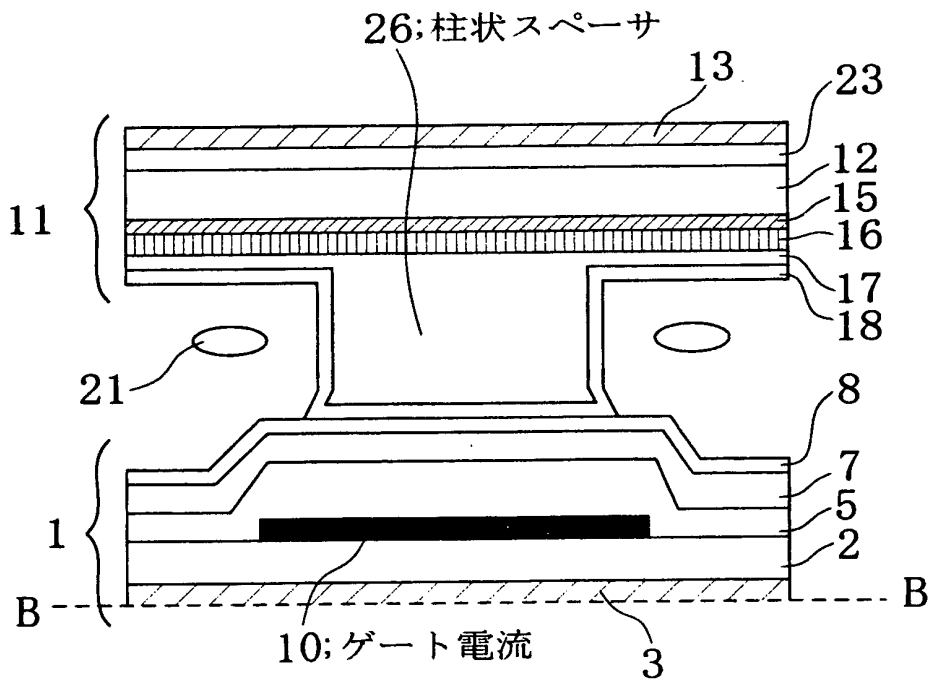
【図1】



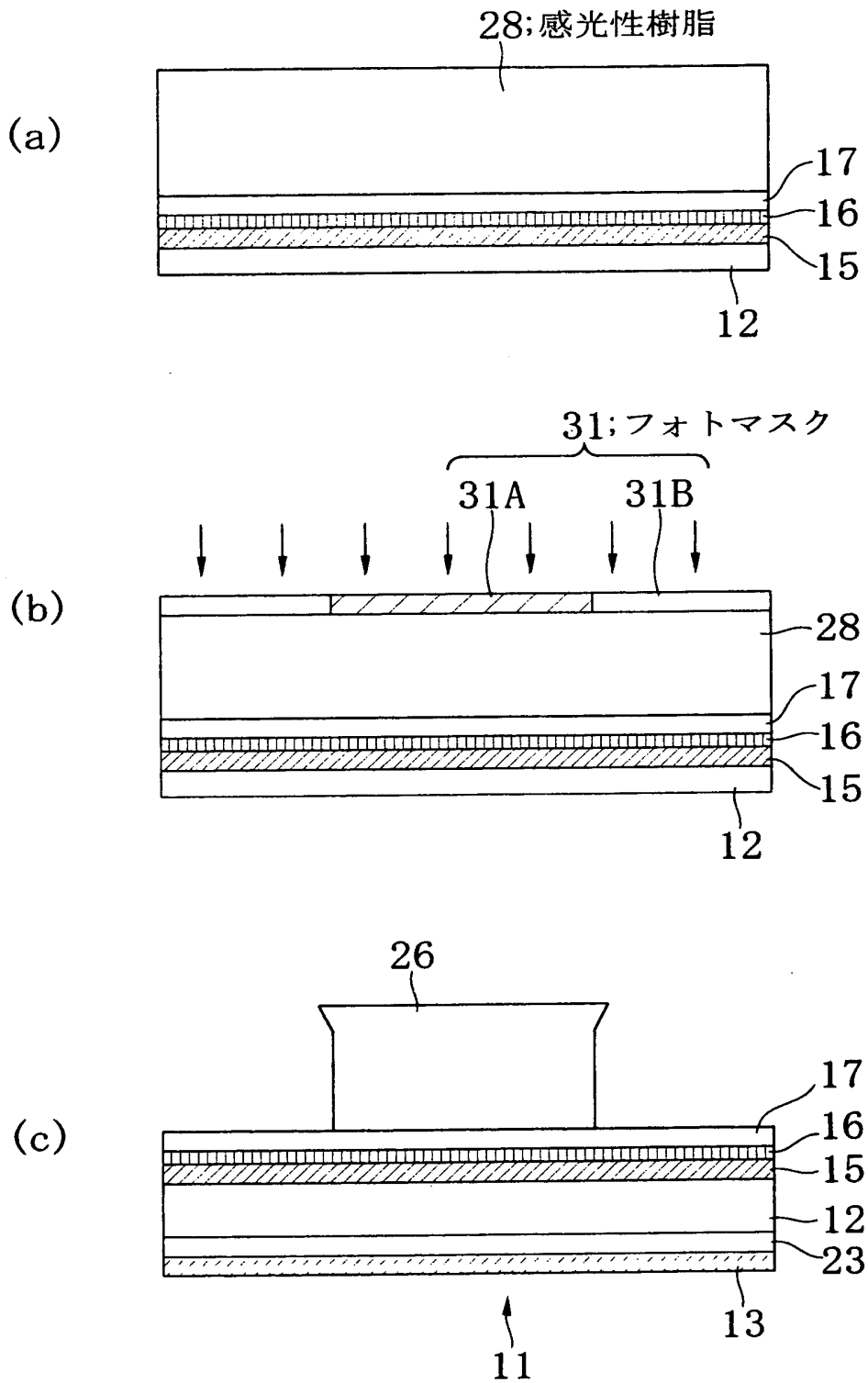
【図2】



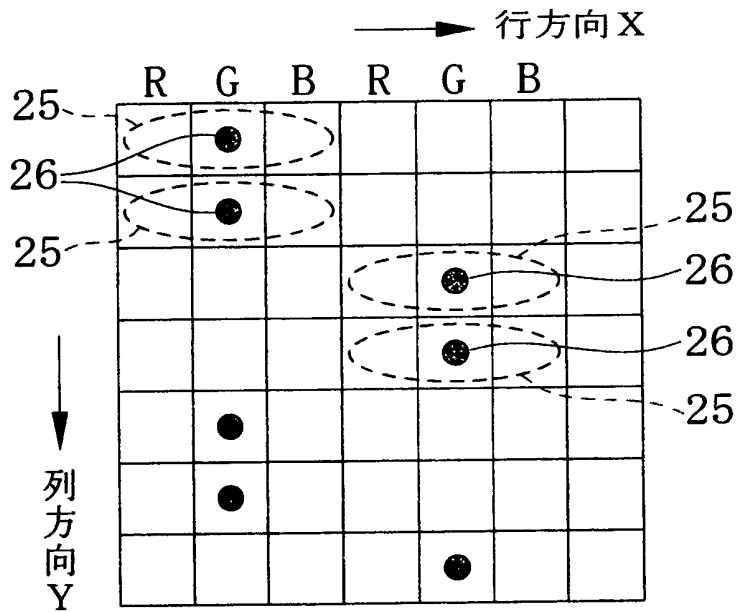
【図3】



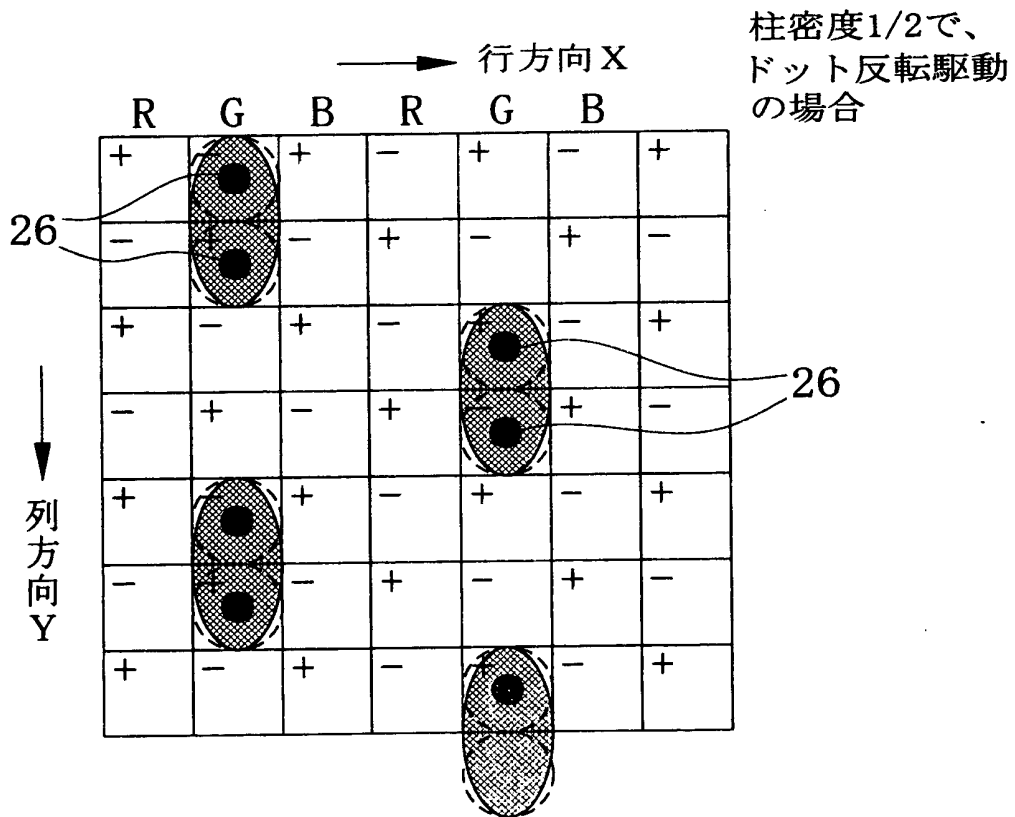
【図 4】



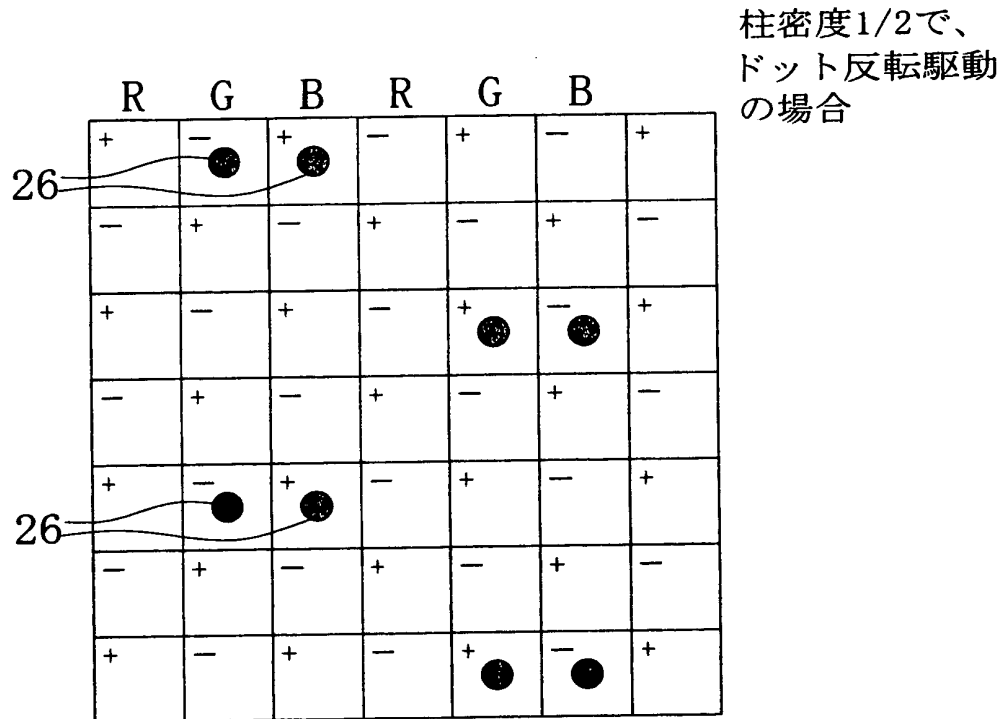
【図 5】



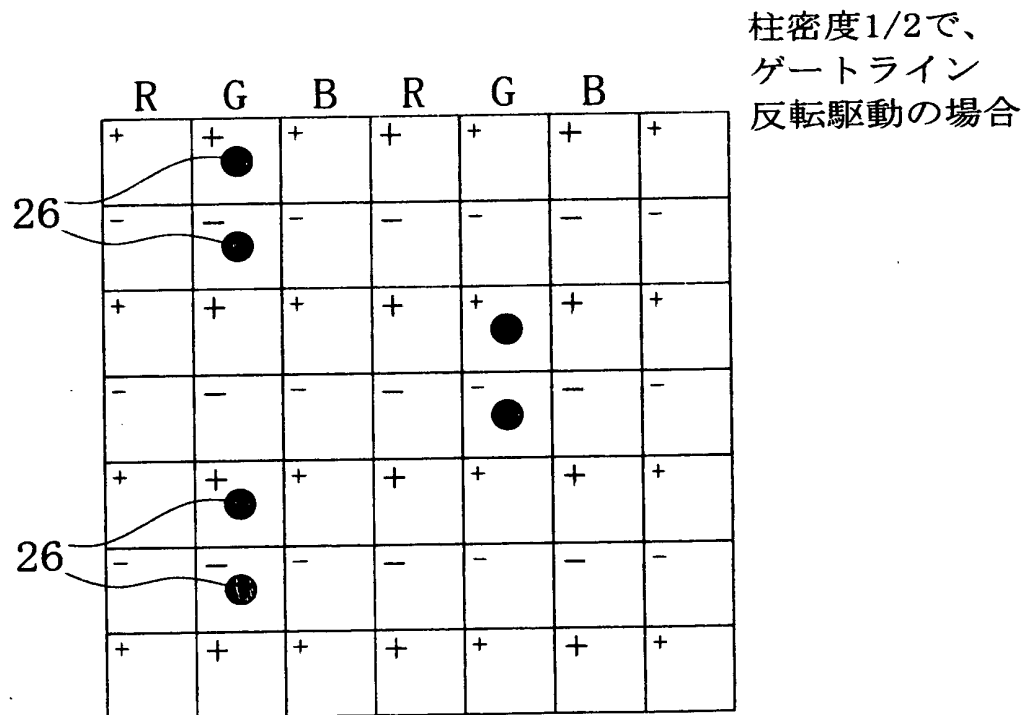
【図 6】



【図 7】



【図 8】



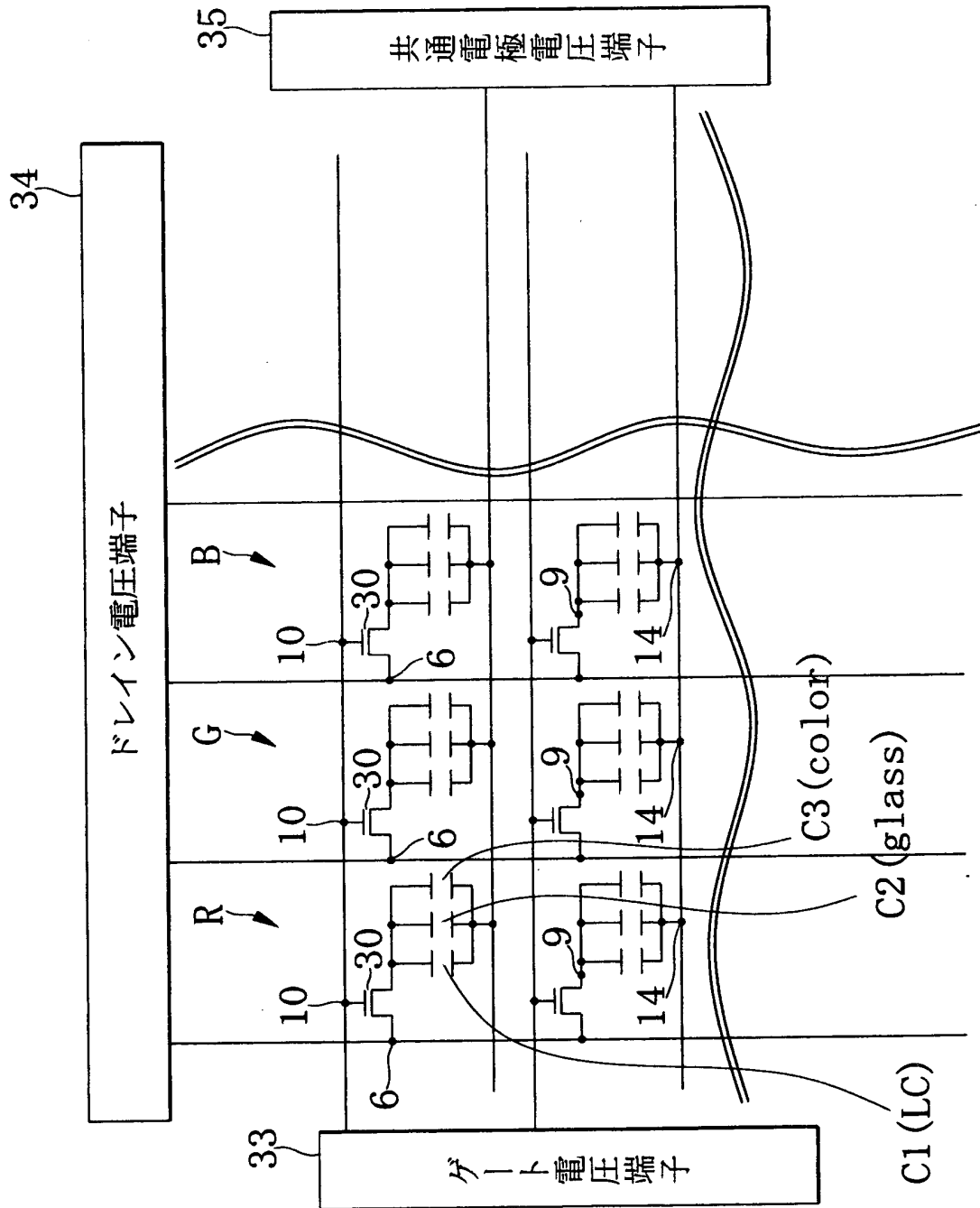
【図 9】

	R	G	B	R	G	B	R	G	B	R	G	B
	+	-	+	-	+	-	+	-	+	-	+	-
26		<input type="checkbox"/>						<input type="checkbox"/>				
	-	+	-	+	-	+	-	+	-	+	-	+
26		<input type="checkbox"/>						<input type="checkbox"/>				
	+	-	+	-	+	-	+	-	+	-	+	-
	-	+	-	+	-	+	-	+	-	+	-	+
					<input type="checkbox"/>						<input type="checkbox"/>	
	+	-	+	-	+	-	+	-	+	-	+	-
					<input type="checkbox"/>						<input type="checkbox"/>	
	-	+	-	+	-	+	-	+	-	+	-	+
	+	-	+	-	+	-	+	-	+	-	+	-
		<input type="checkbox"/>						<input type="checkbox"/>				

柱密度1/3で、  
ドット反転駆動の場合

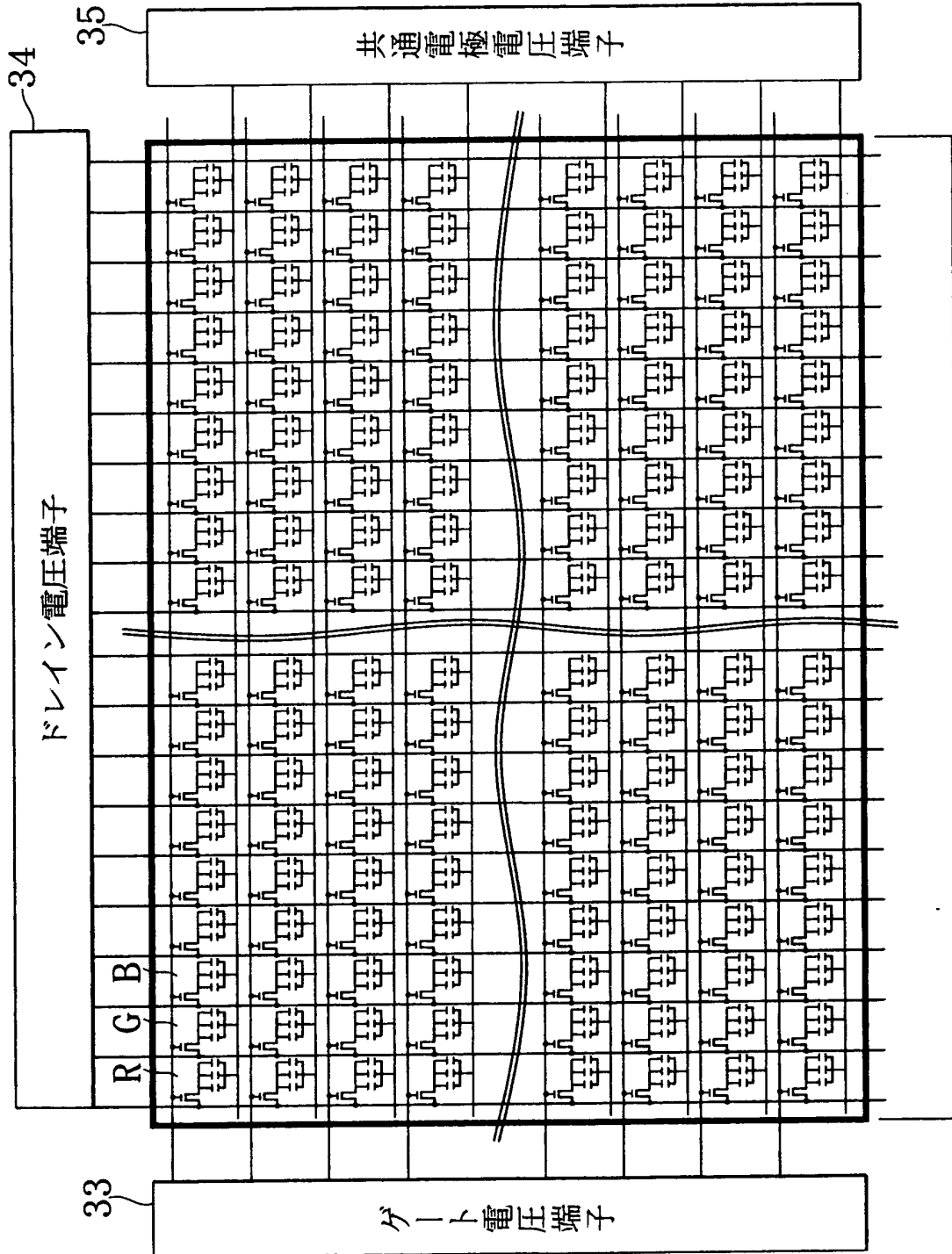


【図 11】

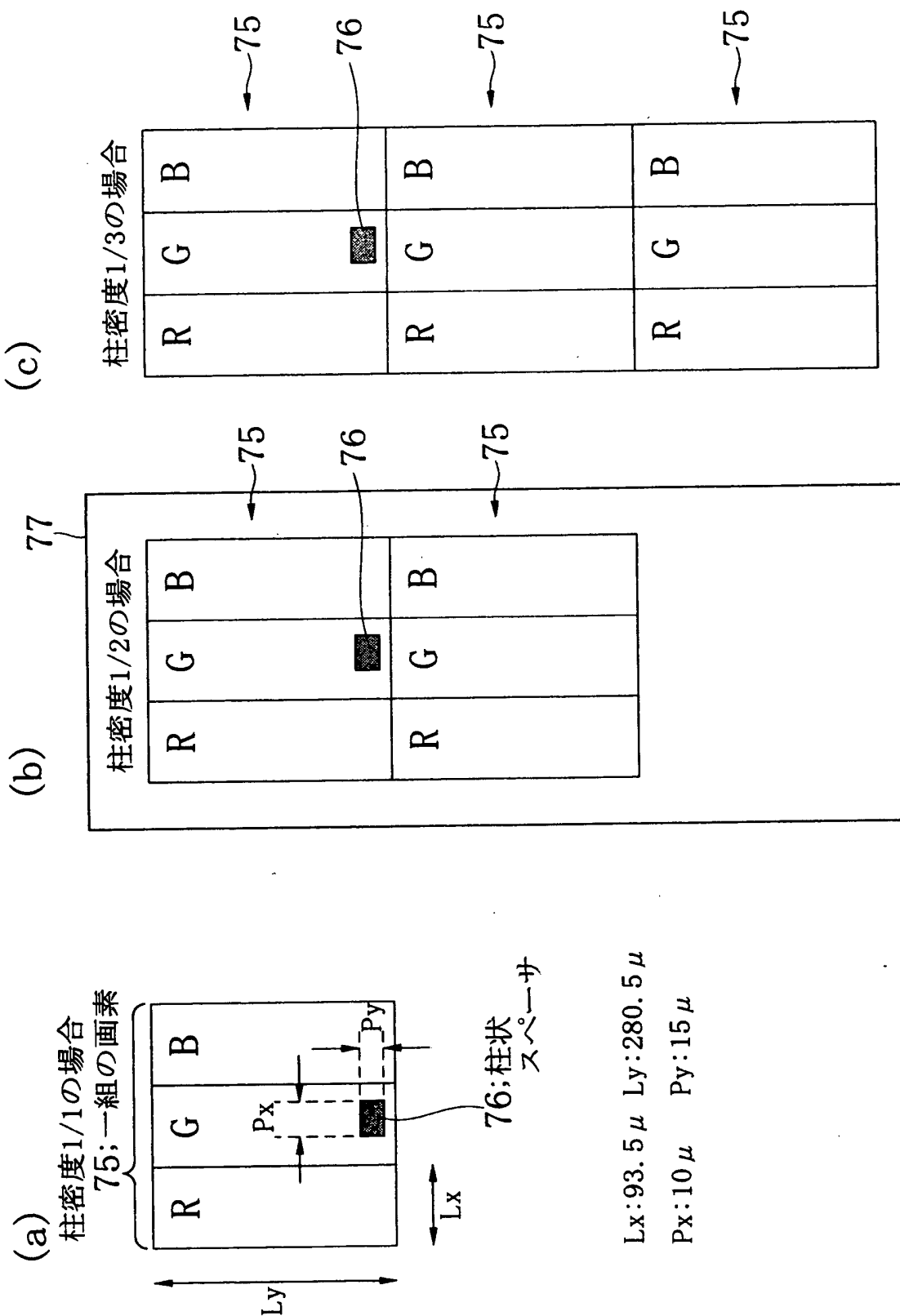




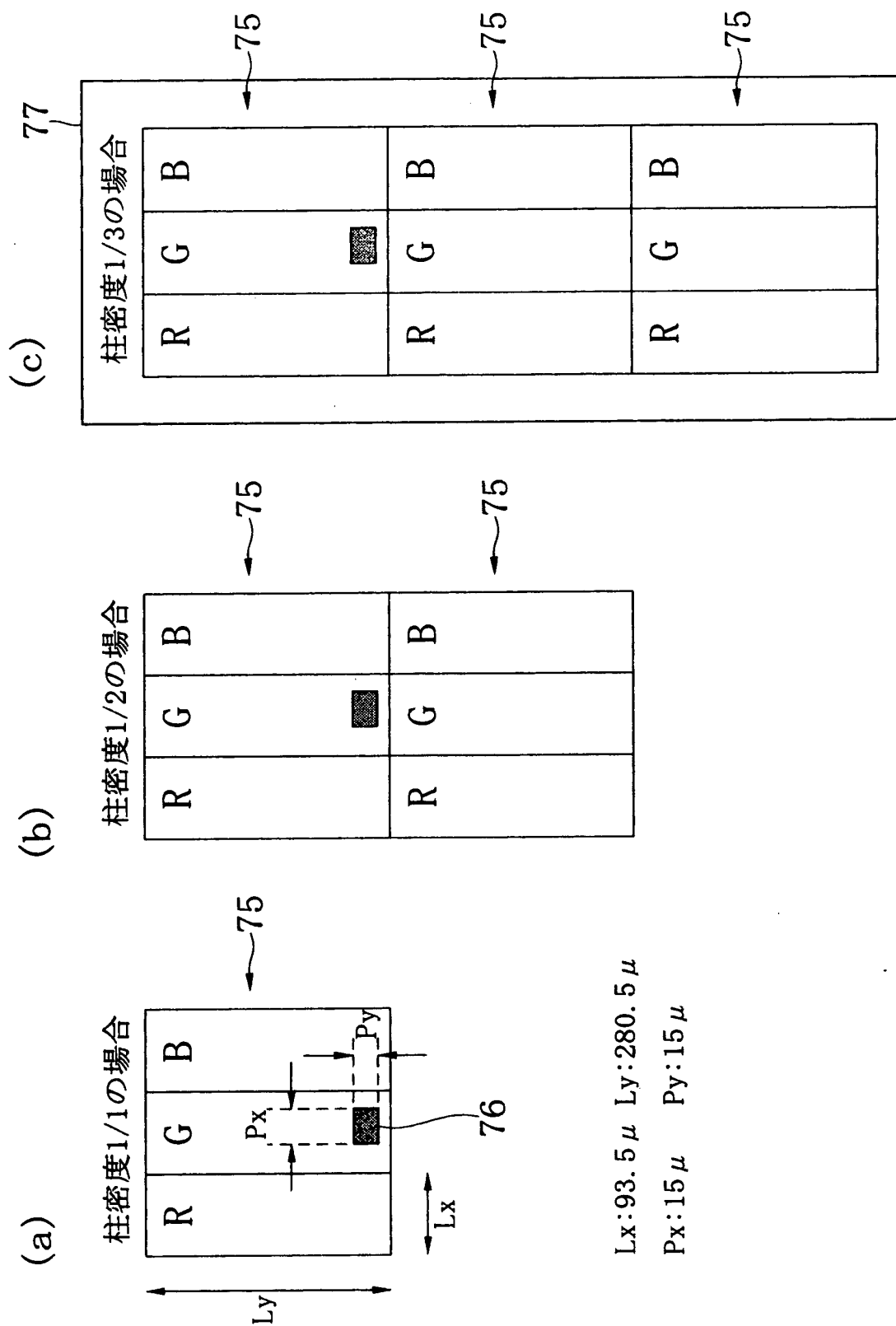
【図 12】



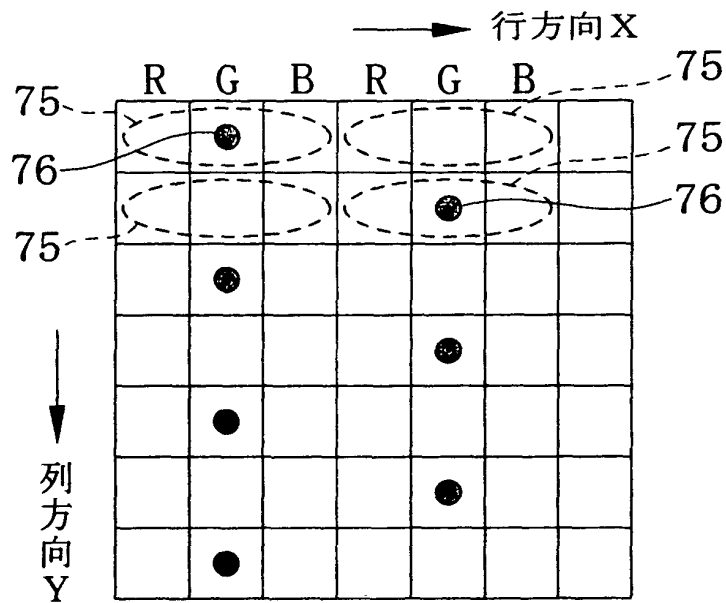
【図 1 3】



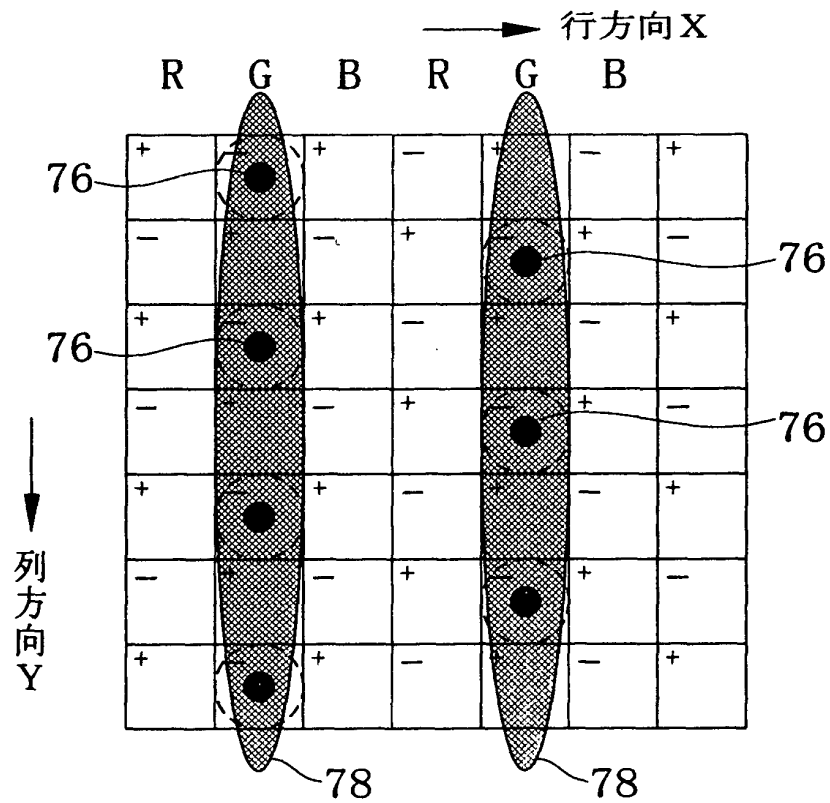
【図 14】



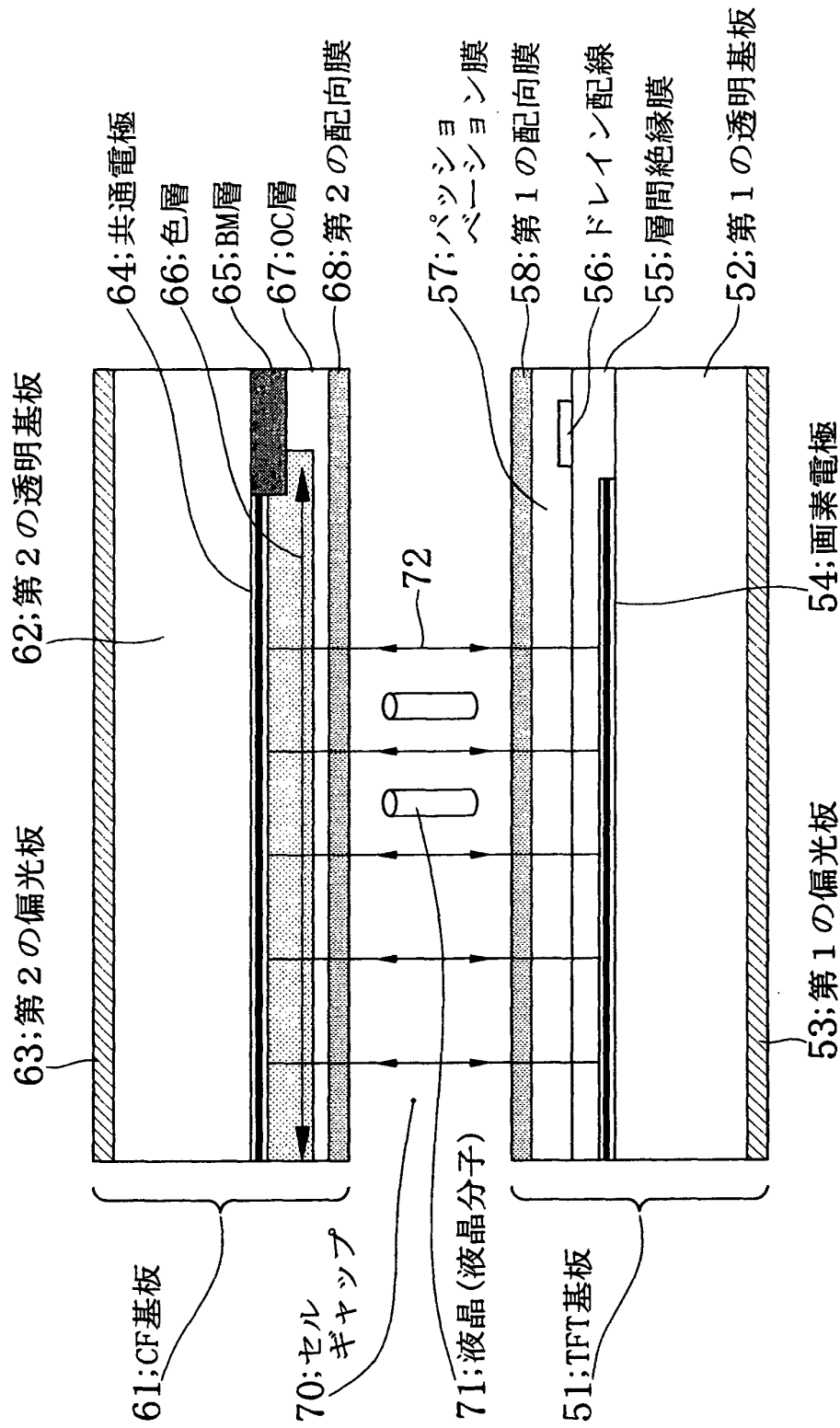
【図 1 5】



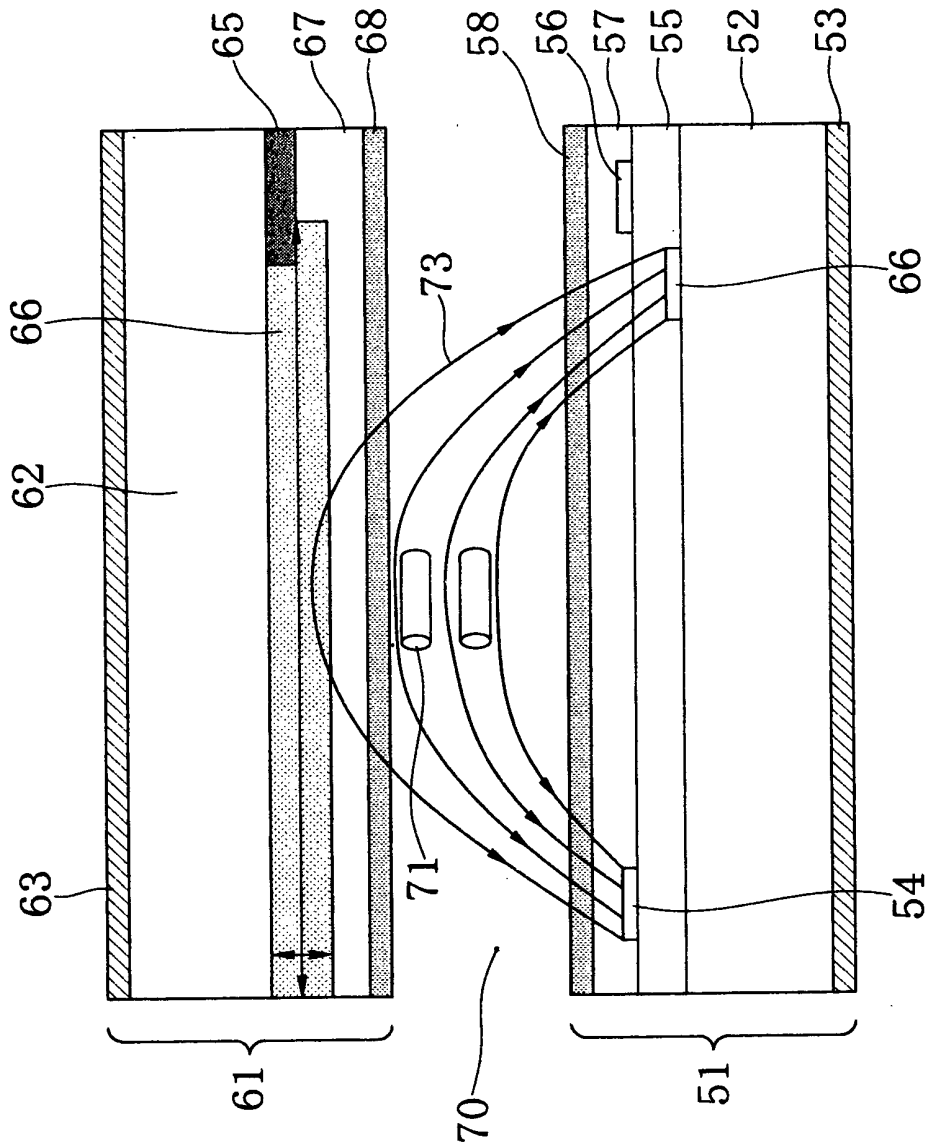
【図 1 6】



【図 17】



【図 18】



【書類名】 要約書

【要約】

【課題】 柱状スペーサに信号電荷が帯電しても信号電荷の影響を打ち消して、横電界の乱れを防止する。

【解決手段】 開示される液晶表示装置は、R、G、Bの3種類の単位画素の面積に対する柱状スペーサの断面積が占める割合である柱面積比が0.05～0.15%に設定された上で、マトリクス状に配置された単位画素の行方向Xあるいは列方向Yに沿った任意の位置における隣接するもの同士のものに1対の柱状スペーサ26が配置される。

【選択図】 図6

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日 1990年 8月29日  
[変更理由] 新規登録  
住 所 東京都港区芝五丁目7番1号  
氏 名 日本電気株式会社